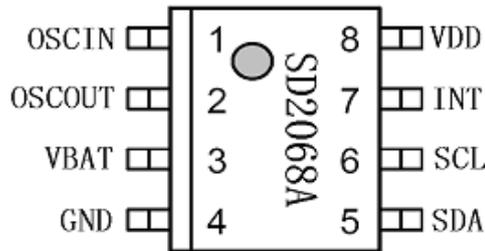


SD2068A 推广资料 (V1.4)

一. SD2068A 特点概述



(1) 概述

SD2068A 是一种具有标准 IIC 接口的实时时钟芯片, CPU 可使用该接口通过 5 位地址寻址来读写片内 32 字节寄存器的数据 (包括时间寄存器、报警寄存器、控制寄存器、通用 SRAM 寄存器)。

SD2068A 内置单路定时/报警中断输出, 报警中断时间最长可设至 100 年。

SD2068A 内置时钟精度数字调整功能, 可以在很宽的范围内校正时钟的偏差 ($-189\text{ppm} \sim +189\text{ppm}$, 分辨力为 3.05ppm), 并通过外置的温度传感器可设定适应温度变化的调整值, 实现在宽温范围内高精度的计时功能。

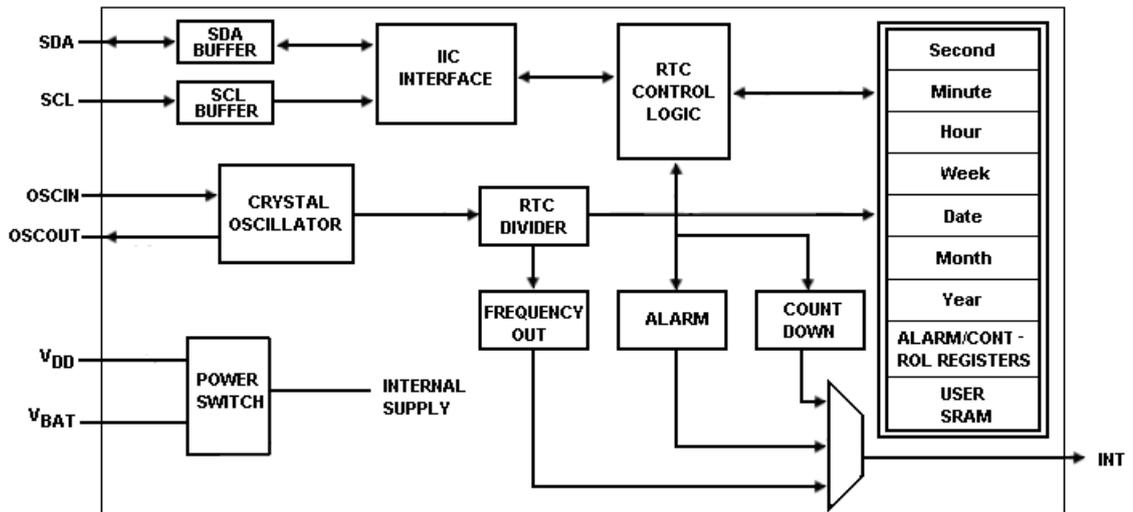
SD2068A 具有一个后备电池输入脚 V_{BAT} , 当芯片检测到主电源 V_{DD} 掉到后备电池电压以下, 芯片会自动转为由接在 V_{BAT} 的后备电池供电。

(2) 特性

- 低功耗: $1.0\mu\text{A}$ 典型值 ($V_{\text{BAT}} = 3.0\text{V}$, $T_a = 25^\circ\text{C}$)。
- 工作电压: $1.8 \sim 5.5\text{V}$, 工作温度: $-40^\circ\text{C} \sim +85^\circ\text{C}$ 。
- 标准 IIC 总线接口方式, 最高速度 400KHz ($4.5\text{V} \sim 5.5\text{V}$)。
- 年、月、日、星期、时、分、秒的 BCD 码输入/输出, 并可通过独立的地址访问各时间寄存器。
- 闰年自动调整功能 (从 2000 年 \sim 2099 年)。
- 可选择 12/24 小时制式。
- 内置年、月、日、星期、时、分、秒共 7 字节的报警数据寄存器及 1 字节的报警允许寄存器。
- 内置 12 字节通用 SRAM 寄存器可用于存储用户的一般数据。
- 三种中断均可选择从 INT 脚输出, 并具有两个中断标志位。
- 可设定并自动重置的单路报警中断功能 (时间范围最长设至 100 年), 年、月、日、星期、时、分、秒报警共有 96 种组合方式, 并有单事件报警和周期性报警两种中断输出模式。
- 周期性频率中断输出: 从 $64\text{Hz} \sim 1/16\text{Hz} \cdots \cdots 1$ 秒共十二种方波脉冲。
- 自动重置的 8 位倒计时定时器, 可选的 3 种时钟源 (64Hz 、 1Hz 、 $1/60\text{Hz}$)。
- 内置时钟精度数字调整功能, 可通过程序来调整走时的快慢。用户采用外置的温度传感器, 设定适应温度变化的调整值, 可实现在宽温范围内高精度的计时功能。
- 具有一个后备电池输入脚 V_{BAT} , 芯片依据不同的电压自动从 V_{DD} 切换到 V_{BAT} 或从 V_{BAT} 切换到 V_{DD} 。
- 在 V_{BAT} 模式下, 芯片具有中断输出允许或禁止的功能, 可满足在备用电池供电时输出中断的需要。

- 内置 IIC 总线 0.5 秒自动复位功能(从 Start 命令开始计时), 保证时钟数据的有效性及可靠性, 避免 IIC 总线挂死问题。
- 内置三个时钟数据写保护位, 避免对数据的误写操作, 可更好地保护时钟数据。
- 内置 V_{BAT} 模式 IIC 总线通信禁止功能, 从而避免在电池供电时 CPU 对时钟操作所消耗的电池电量, 也可避免在主电源上、下电的过程中因 CPU 的 I/O 端口所输出的不受控的杂波信号对时钟芯片的误写操作, 进一步提高时钟芯片的可靠性。
- 内置上电复位电路及指示位。
- 内置电源稳压, 内部计时电压可低至 1.5V。
- 芯片管脚抗静电 (ESD) >4KV。
- 芯片在兴威帆的评估板上可通过 4KV 的群脉冲 (EFT) 干扰。
- CMOS 工艺
- 封装形式: SOP8。

(3) 原理框图

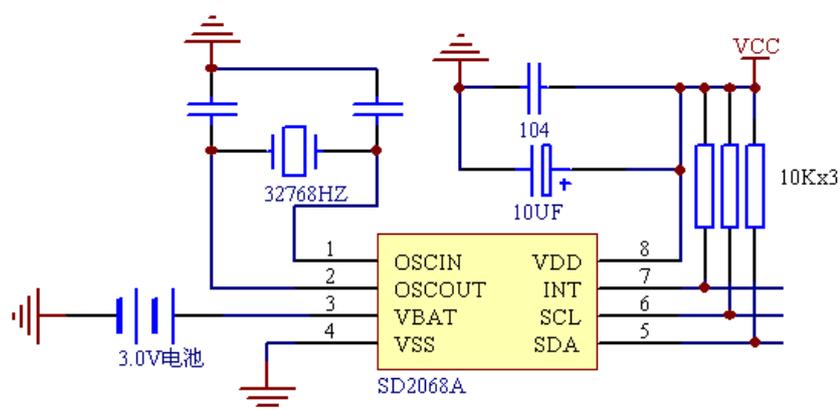


(4) 管脚定义

脚号	名称	功能	特征
1	OSCIN	晶振的输入	0~1.5V 输入
2	OSCOU	晶振的输出	0~1.5V 输出
3	V_{BAT}	备用电源(电池)输入脚. 当 V_{DD} 电源失效时 V_{BAT} 为 IC 提供电源. (V_{BAT} 与电池之间的接法请参见本资料中的“应用参考电路”章节)	1.8V~5.5V, 不用时应将其接 GND.
4	GND	负电源 (GND)	
5	SDA	串行数据输入/输出脚, 此管脚通常用一电阻上拉至 V_{DD} , 并与其它漏极开路或集电极开路输出的器件通过线与方式连接.	N 沟道开路输出, CMOS 输入; 当 V_{BAT} 引脚的后备电源被激活时, 该引脚被禁止.
6	SCL	串行时钟输入脚, 由于在 SCL 上升/下降沿处理信号, 要特别注意 SCL 信号的上升/下降时间, 应严格遵守说明书.	CMOS 输入. 当 V_{BAT} 引脚的后备电源被激活时, 该引脚被禁止.
7	INT	报警中断输出脚, 根据控制寄存器来设置其工作的模式, 它可通过重写控制寄存器来禁止.	N-沟道开路输出
8	V_{DD}	正电源	1.8V~5.5V

(5) 寄存器列表

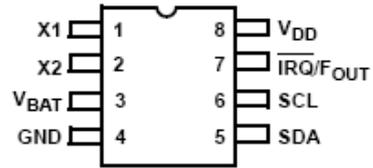
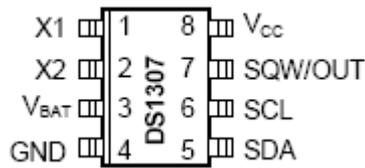
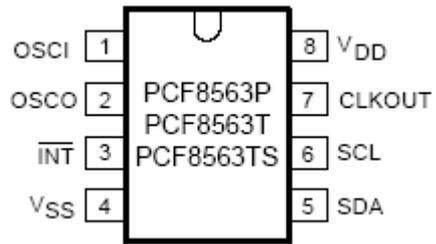
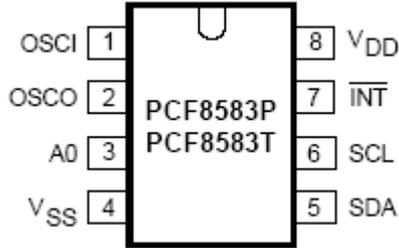
地址	寄存器段	寄存器名称	BIT								数值范围 (十进制)	缺省值 (二进制)
			D7	D6	D5	D4	D3	D2	D1	D0		
00H	实时时钟寄存器	秒	0	S40	S20	S10	S8	S4	S2	S1	0-59	XXXX-XXXX
01H		分钟	0	MN40	MN20	MN10	MN8	MN4	MN2	MN1	0-59	XXXX-XXXX
02H		小时	12_/24	0	H20 P/A_	H10	H8	H4	H2	H1	0-23	XXXX-XXXX
03H		星期	0	0	0	0	0	W4	W2	W1	0-6	XXXX-XXXX
04H		日	0	0	D20	D10	D8	D4	D2	D1	1-31	XXXX-XXXX
05H		月	0	0	0	M010	M08	M04	M02	M01	1-12	XXXX-XXXX
06H		年	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	0-99	XXXX-XXXX
07H	时间报警寄存器	秒报警	0	AS40	AS20	AS10	AS8	AS4	AS2	AS1	0-59	0000-0000
08H		分钟报警	0	AMN40	AMN20	AMN10	AMN8	AMN4	AMN2	AMN1	0-59	0000-0000
09H		小时报警	0	0	AH20 AP/A_	AH10	AH8	AH4	AH2	AH1	0-23	0000-0000
0AH		星期报警	0	AW6	AW5	AW4	AW3	AW2	AW1	AW0	N/A	0000-0000
0BH		日报警	0	0	AD20	AD10	AD8	AD4	AD2	AD1	1-31	0000-0000
0CH		月报警	0	0	0	AM010	AM08	AM04	AM02	AM01	1-12	0000-0000
0DH		年报警	AY7	AY6	AY5	AY4	AY3	AY2	AY1	AY0	1-12	0000-0000
0EH	报警允许	0	EAY	EAM0	EAD	EAW	EAH	EAMN	EAS	N/A	0000-0000	
0FH	控制寄存器	CTR1	WRIC3	0	INTAF	INTDF	0	WRIC2	0	RTCF	N/A	0000-0000
10H		CTR2	WRIC1	IM	INTS1	INTS0	FOBAT	INTDE	INTAE	INTFE	N/A	0000-0000
11H		CTR3	ARST	0	TDS1	TDS0	FS3	FS2	FS1	FS0	N/A	0000-0000
12H		时间调整	0	F6	F5	F4	F3	F2	F1	F0	N/A	0000-0000
13H		倒计时定时器	TD7	TD6	TD5	TD4	TD3	TD2	TD1	TD0	0-255	0000-0000
14~1FH	通用RAM	(12Bytes)	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	N/A	XXXX-XXXX

(6) 应用电路

二. SD2068A 的优势所在

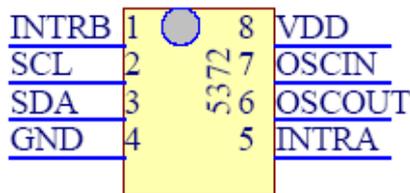
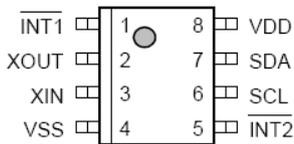
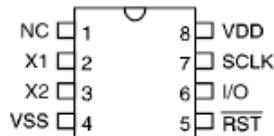
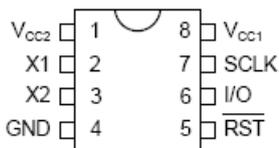
(1) 管脚兼容,硬件改动少

a. 管脚兼容的



ST 产品 M41T81

b. 管脚不兼容的



(2) 软件部分兼容

标准 IIC 接口, 8563、1307、35390、1208、M41T81 的子程序可套用, 特别是与理光的 5372 兼容度最高, 读时间数据程序可以不作改动。

(3) 功能强大

功能如下:

- a. **独有的强大定时中断功能**, 可设定并自动重置的单路报警中断功能(时间范围最长设至 100 年), 年、月、日、星期、时、分、秒报警共有 96 种组合方式, 并有单事件报警和周期性报警两种中断输出模式。
- b. **独有的在数字调整之下仍有秒输出的功能**
- c. 倒计时中断 (3530、35390、1307、1208、5372、1302、1380、M41T81 均没有)
- d. 频率中断 (1302、1380 均没有)
- e. 电池输入脚 (8563、5372、3530、35390、1380 均没有)
- f. 12 字节用户通用 RAM(8563、5372、3530、35390、1380、M41T81 均没有)
- g. 内置时钟精度数字调整功能 (8563、3530、1208、1302、1307、1380、M41T81 均没有)

(4) 高可靠性设计

力求在恶劣环境下时钟数据不丢失、不紊乱、不停振, 向用户提供高可靠的 IC!

- a. **独有的内置 V_{BAT} 模式 IIC 总线通信禁止功能**, 从而避免在电池供电时 CPU 对时钟操作所消耗的电池电量, 也可避免在主电源上、下电的过程中因 CPU 的 I/O 端口所输出的不受控的杂波信号对时钟芯片的误写操作
- b. **独有的内置三个时钟数据写保护位**, 避免对数据的误写操作, 可更好地保护时钟数据
- c. **独有的内置 IIC 总线 0.5 秒自动复位功能**(从 Start 命令开始计时), 保证时钟数据的有效性及其可靠性, 避免 IIC 总线挂死问题。
- d. 芯片管脚抗静电 (ESD) >4KV。
- e. 芯片的锁定效应 (Latch up) 电流 >190mA
- f. 芯片在兴威帆的评估板上可通过 4KV 的群脉冲 (EFT) 干扰。
- g. 芯片通过严格的高温 (+85°C)、低温 (-40°C) 测试。

(5) 自主知识产权, IC 大厂生产, 质量有保证、价格更具优势、供货更及时

深圳市兴威帆电子技术有限公司

地址: 深圳市福田区梅华路安通大厦三楼东

<http://www.whwave.com.cn>

Tel: 0755-83246178 fax: 0755-83225561

E-mail: whwave@public.szptt.net.cn